

新型專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：

※ 申請日：

※IPC 分類：

一、新型名稱：(中文/英文)

具 MOS 差動放大器之壓控振盪器

二、中文新型摘要：

本創作係為一種具 MOS 差動放大器之壓控振盪器，包含有一 MOS 差動放大器、一第一反向器、一第二反向器及一第三反向器，主要係藉由該 MOS 差動放大器具高輸入阻抗、高輸出阻抗和高電壓增益之特性，以建立一個具有構造比較簡單及製程面積較小優點之壓控振盪器。

三、英文新型摘要：

四、指定代表圖：

(一)本案指定代表圖為：第(一)圖。

(二)本代表圖之元件符號簡單說明：

- (1) MOS 差動放大器
- (11) 第一 PMOS 元件
- (12) 第二 PMOS 元件
- (13) 第一 NMOS 元件
- (14) 第二 NMOS 元件
- (15) 第三 NMOS 元件
- (16) 第一輸入端
- (17) 第二輸入端
- (18) 第一輸出端
- (19) 第二輸出端
- (2) 第一反向器
- (21) 第一反向器輸入端
- (22) 第一反向器輸出端
- (3) 第二反向器
- (31) 第二反向器輸入端
- (32) 第二反向器輸出端
- (4) 第三反向器
- (41) 第三反向器輸入端
- (42) 第三反向器輸出端
- (5) 電壓輸出端
- (Vctrl) 可變電壓控制源

五、新型說明：

【新型所屬之技術領域】

本創作係為一種壓控振盪器，特別是指一種具 MOS 差動放大器之壓控振盪器。

【先前技術】

目前，習知壓控振盪器 (Voltage Controlled Oscillator, VCO) 如中華民國新型專利公告號第 M379278 號之「具有 MOS 主動負載差動放大器之低雜訊與寬調頻範圍之壓控振盪器」，其係一種具有 MOS 主動負載差動放大器之低雜訊與寬調頻範圍之壓控振盪器，係藉由一差動放大器、一第一反相器、一第二反相器、一緩衝器、一可變電壓源及一固定電壓源所組成之電路架構，經由調整可變電壓源、高電位輸入端、低電位輸入端及電位輸出端等電壓值，以控制振盪器輸出為具低雜訊抑制及高頻寬範圍效能。

然而，目前習知壓控振盪器 (Voltage Controlled Oscillator, VCO) 中之差動放大器係利用 MOS 為主動負載，因此習知壓控振盪器 (Voltage Controlled Oscillator, VCO) 之缺點為構造較為複雜，製程面積較大，成本高。

【新型內容】

爰此，為改善上述習知壓控振盪器 (Voltage Controlled Oscillator, VCO) 其構造較為複雜，製程面積較大，成本高之缺失，因此本創作人致力於研究，而發

展出一種具 MOS 差動放大器之壓控振盪器，其係包含有：

一 MOS 差動放大器，包含有一第一 PMOS 元件、一第二 PMOS 元件、一第一 NMOS 元件、一第二 NMOS 元件及一第三 NMOS 元件，其中該第一 PMOS 元件之閘極與該第二 PMOS 元件之閘極係相互電性連接且接地，該第一 PMOS 元件之源極與該第二 PMOS 元件之源極係相互電性連接，該第一 NMOS 元件之汲極與該第二 NMOS 元件之汲極係分別電性連接該第一 PMOS 元件之汲極與該第二 PMOS 元件之汲極，該第一 NMOS 元件之源極與該第二 NMOS 元件之源極係相互電性連接，該第一 NMOS 元件之閘極為一第一輸入端，該第二 NMOS 元件之閘極為一第二輸入端，該第一 NMOS 元件之汲極為一第一輸出端，該第二 NMOS 元件之汲極為一第二輸出端，該第三 NMOS 元件之汲極電性連接該第一 NMOS 元件之源極與該第二 NMOS 元件之源極，該第三 NMOS 元件之閘極、第一 PMOS 元件之源極與該第二 PMOS 元件之源極係電性連接至一可變電壓控制源；

一第一反向器，包含有一第一反向器輸入端及一第一反向器輸出端，該第一反向器輸入端係電性連接該第二輸出端；

一第二反向器，包含有一第二反向器輸入端及一第二反向器輸出端，該第二反向器輸入端係電性連接該第一反向器輸出端，該第二反向器輸出端係電性連接該第一輸入端及一電壓輸出端；

一第三反向器，包含有一第三反向器輸入端及一第三

反向器輸出端，該第三反向器輸入端係電性連接該第一輸出端，該第三反向器輸出端係電性連接該第二輸入端。

進一步，該 MOS 差動放大器之第一 NMOS 元件工作於工作區，該第二 NMOS 元件工作於截止區。

進一步，該 MOS 差動放大器之第一 NMOS 元件工作於截止區，該第二 NMOS 元件工作於工作區。

本創作具有下列之優點：

1. 本創作壓控振盪器係直接利用 MOS 差動放大器，較習知利用 MOS 作為主動負載差動放大器構造簡單。

2. 本創作壓控振盪器係直接利用 MOS 差動放大器，其構造較習知利用 MOS 作為主動負載差動放大器簡單，因此其製程面積較小，成本較低。

3. 本創作係藉由差動放大器的高輸入阻抗、高輸出阻抗和高電壓增益之特性，以達到振盪器輸出為具低雜訊抑制及高頻寬範圍之效能。

【實施方式】

有關本創作之技術特徵及增進功效，配合下列圖式之較佳實施例即可清楚呈現，首先，請參閱第一圖所示，係為本創作之電路圖，其係包含有：

一 MOS 差動放大器 (1)，其中包含有一第一 PMOS 元件 (11)、一第二 PMOS 元件 (12)、一第一 NMOS 元件 (13)、一第二 NMOS 元件 (14) 及一第三 NMOS 元件 (15)，其中該第一 PMOS 元件 (11) 之閘極與該第二 PMOS 元件 (12) 之閘極係相互電性連接且接地，該第一 PMOS 元件 (11)

之源極與該第二 PMOS 元件 (12) 之源極係相互電性連接，該第一 NMOS 元件 (13) 之汲極與該第二 NMOS 元件 (14) 之汲極係分別電性連接該第一 PMOS 元件 (11) 之汲極與該第二 PMOS 元件 (12) 之汲極，該第一 NMOS 元件 (13) 之源極與該第二 NMOS 元件 (14) 之源極係相互電性連接，該第一 NMOS 元件 (13) 之閘極為一第一輸入端 (16)，該第二 NMOS 元件 (14) 之閘極為一第二輸入端 (17)，該第一 NMOS 元件 (13) 之汲極為一第一輸出端 (18)，該第二 NMOS 元件 (14) 之汲極為一第二輸出端 (19)，該第三 NMOS 元件 (15) 之汲極電性連接該第一 NMOS 元件 (13) 之源極與該第二 NMOS 元件 (14) 之源極，該第三 NMOS 元件 (15) 之閘極、第一 PMOS 元件 (11) 之源極與該第二 PMOS 元件 (12) 之源極係電性連接至一可變電壓控制源 (Vctrl)；

一第一反向器 (2)，包含有一第一反向器輸入端 (21) 及一第一反向器輸出端 (22)，該第一反向器輸入端 (21) 係電性連接該第二輸出端 (19)，在本創作中，該第一反向器 (2) 為 CMOS 反相器；

一第二反向器 (3)，包含有一第二反向器輸入端 (31) 及一第二反向器輸出端 (32)，該第二反向器輸入端 (31) 係電性連接該第一反向器輸出端 (22)，該第二反向器輸出端 (32) 係電性連接該第一輸入端 (16) 及一電壓輸出端 (5)，在本創作中，該第二反向器 (3) 為 CMOS 反相器；

一第三反向器 (4)，包含有一第三反向器輸入端 (41) 及一第三反向器輸出端 (42)，該第三反向器輸入端 (41)

係電性連接該第一輸出端(18)，該第三反向器輸出端(42)係電性連接該第二輸入端(17)，在本創作中，該第三反向器(4)為 CMOS 反相器。

進一步要說明的是，基於 MOS 差動放大器有兩種狀態輸出，第一個輸出高電壓態(High)，另一個就會是低電壓態(Low)，因此本創作在兩個不同的輸出上[第一輸出端(18)及第二輸出端(19)]分別連結一個 CMOS 反相器[第三反向器(4)]和兩個 CMOS 反相器[第一反向器(2)及第二反向器(3)]，又因本創作是一個非對稱的架構，大多數產生的波形傾向於如方形一樣之波形而不是正弦波，而本創作之壓控振盪器的頻率是由第一 NMOS 元件(13)與第二 NMOS 元件(14)之 W 值、第一 PMOS 元件(11)與第二 PMOS 元件(12)之 W 值及第一反向器(2)、第二反向器(3)、第三反向器(4)的傳遞延遲(Propagation Delay)時間來決定，且其中該 MOS 差動放大器(1)之第一 NMOS 元件(13)工作於工作區，該第二 NMOS 元件(14)工作於截止區，或者該 MOS 差動放大器(1)之第一 NMOS 元件(13)工作於工作區，該第二 NMOS 元件(14)工作於截止區，又該第一 NMOS 元件(13)與該第二 NMOS 元件(14)不能在同一時間工作於截止區，且該第一 NMOS 元件(13)與該第二 NMOS 元件(14)不能工作在飽和的狀態裡。

再者，本創作具 MOS 差動放大器之壓控振盪器之動作狀態請參閱第二圖及第三圖並配合下列表一所示，其中第二圖係為本創作第一圖之簡化邏輯圖，而輸出高電壓態為

H(High)，低電壓態為 L(Low)，首先，當輸入為狀態 1 時，第二輸入端 (17) [Vin-] 為 H、第一輸入端 (16) [Vin+] 變為 H、第二輸出端 (19) [Vo+] 變為 L、第一輸出端 (18) [Vo-] 變為 L，此時輸出的值將遮蓋掉之前的狀態轉變成狀態 2；若輸入為狀態 2 時，第二輸入端 (17) [Vin-] 為 H、第一輸入端 (16) [Vin+] 變為 L、第二輸出端 (19) [Vo+] 變為 L、第一輸出端 (18) [Vo-] 變為 H，此時輸出的值將遮蓋掉之前的狀態轉變成狀態 3；若輸入為狀態 3 時，第二輸入端 (17) [Vin-] 為 L、第一輸入端 (16) [Vin+] 變為 L、第二輸出端 (19) [Vo+] 變為 H、第一輸出端 (18) [Vo-] 變為 H，此時輸出的值將遮蓋掉之前的狀態轉變成狀態 4；若輸入為狀態 4 時，第二輸入端 (17) [Vin-] 為 L、第一輸入端 (16) [Vin+] 變為 H、第二輸出端 (19) [Vo+] 變為 L、第一輸出端 (18) [Vo-] 變為 L，此時輸出的值將遮蓋掉之前的狀態轉變成前述狀態 1，最後將形成循環產生振盪的動作如第三圖所示。

	Vin-	Vin+	Vo+	Vo-
狀態 1	H	H	L	L
狀態 2	H	L	L	H
狀態 3	L	L	H	H
狀態 4	L	H	L	L

表一

再者，請參閱第四圖所示，係為一電壓-頻率圖，係

說明本創作壓控振盪器之調頻範圍。

再者，請參閱第五圖所示，係為本創作量測之波形圖，其中包含有一測量點（M），其量測頻率為 845.6MHz。

再者，請參閱第六圖及第七圖所示，係為本創作輸出功率模擬與頻率響應之量測圖。

再者，請參閱第八圖及第九圖所示，係為本創作相位雜訊模擬與量測圖。

再者，第十圖係為本創作量測消耗功率曲線圖。

然而，調變不同的第一 NMOS 元件（13）與第二 NMOS 元件（14）之 W/L 數值，可模擬出不同的頻率，因此可利用不同的電壓值產生頻率的變化，來設計出不同頻率的振盪器。

惟以上所述僅係為本創作之較佳實施例，當不能以此限定本創作實施之範圍，即依本創作申請專利範圍及新型說明內容所作簡單的等效變化與修飾，皆屬本創作專利涵蓋之範圍內。

【圖式簡單說明】

第一圖係為本創作之電路圖。

第二圖係為本創作第一圖之電路簡化邏輯圖。

第三圖係為本創作之振盪簡化邏輯圖。

第四圖係為本創作之調頻電壓-頻率圖。

第五圖係為本創作量測之波形圖。

第六圖係為本創作之輸出功率模擬圖。

第七圖係為本創作之頻率響應量測圖。

第八圖係為本創作之相位雜訊模擬圖。

第九圖係為本創作之相位雜訊量測圖。

第十圖係為本創作之消耗功率曲線圖。

【主要元件符號說明】

- (1) MOS 差動放大器
- (11) 第一 PMOS 元件
- (12) 第二 PMOS 元件
- (13) 第一 NMOS 元件
- (14) 第二 NMOS 元件
- (15) 第三 NMOS 元件
- (16) 第一輸入端
- (17) 第二輸入端
- (18) 第一輸出端
- (19) 第二輸出端
- (2) 第一反向器
- (21) 第一反向器輸入端
- (22) 第一反向器輸出端
- (3) 第二反向器
- (31) 第二反向器輸入端
- (32) 第二反向器輸出端
- (4) 第三反向器
- (41) 第三反向器輸入端
- (42) 第三反向器輸出端
- (5) 電壓輸出端

(Vctrl) 可變電壓控制源

(M) 測量點

六、申請專利範圍：

1. 一種具 MOS 差動放大器之壓控振盪器，包含有：

一 MOS 差動放大器，包含有一第一 PMOS 元件、一第二 PMOS 元件、一第一 NMOS 元件、一第二 NMOS 元件及一第三 NMOS 元件，其中該第一 PMOS 元件之閘極與該第二 PMOS 元件之閘極係相互電性連接且接地，該第一 PMOS 元件之源極與該第二 PMOS 元件之源極係相互電性連接，該第一 NMOS 元件之汲極與該第二 NMOS 元件之汲極係分別電性連接該第一 PMOS 元件之汲極與該第二 PMOS 元件之汲極，該第一 NMOS 元件之源極與該第二 NMOS 元件之源極係相互電性連接，該第一 NMOS 元件之閘極為一第一輸入端，該第二 NMOS 元件之閘極為一第二輸入端，該第一 NMOS 元件之汲極為一第一輸出端，該第二 NMOS 元件之汲極為一第二輸出端，該第三 NMOS 元件之汲極電性連接該第一 NMOS 元件之源極與該第二 NMOS 元件之源極，該第三 NMOS 元件之閘極、第一 PMOS 元件之源極與該第二 PMOS 元件之源極係電性連接至一可變電壓控制源；

一第一反向器，包含有一第一反向器輸入端及一第一反向器輸出端，該第一反向器輸入端係電性連接該第二輸出端；

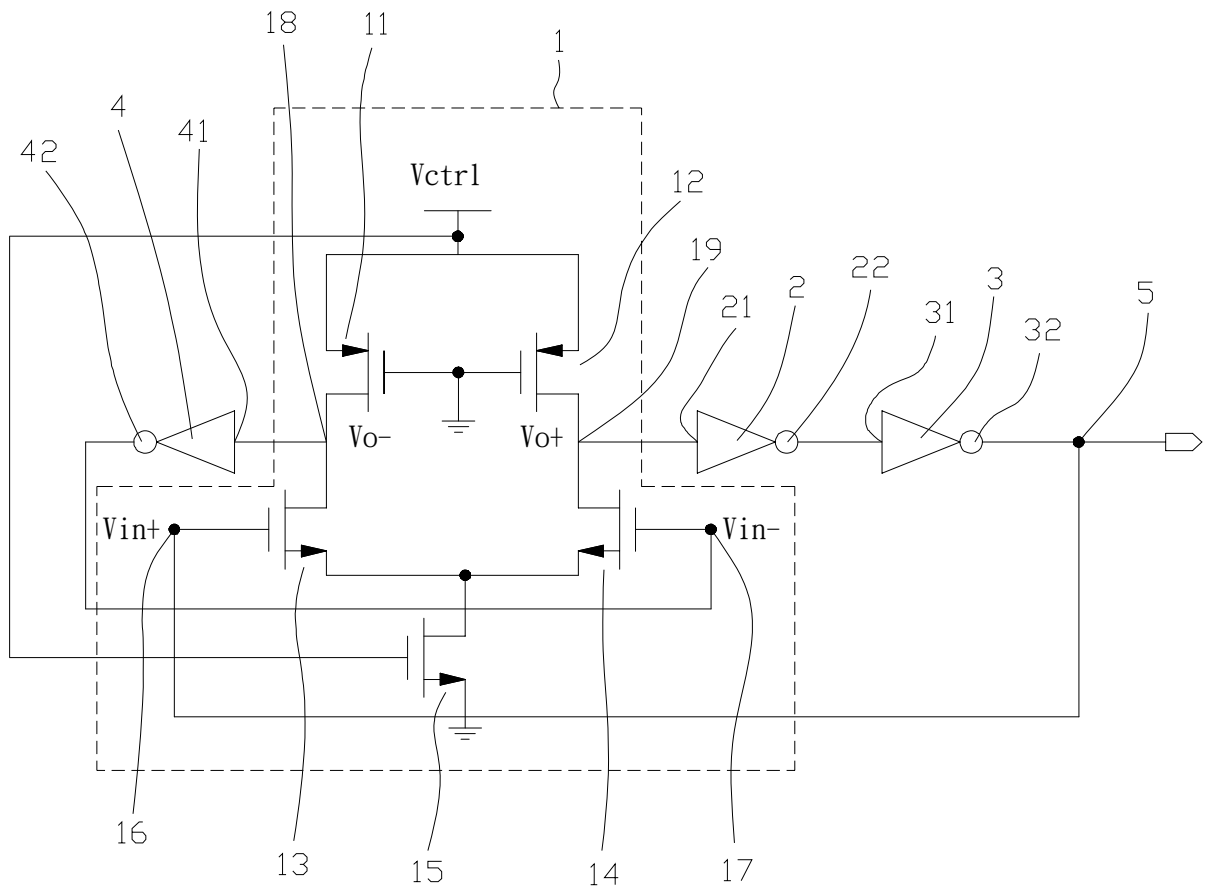
一第二反向器，包含有一第二反向器輸入端及一第二反向器輸出端，該第二反向器輸入端係電性連接該第一反向器輸出端，該第二反向器輸出端係電性連接該第一輸入端及一電壓輸出端；

一 第三反向器，包含有一第三反向器輸入端及一第三反向器輸出端，該第三反向器輸入端係電性連接該第一輸出端，該第三反向器輸出端係電性連接該第二輸入端。

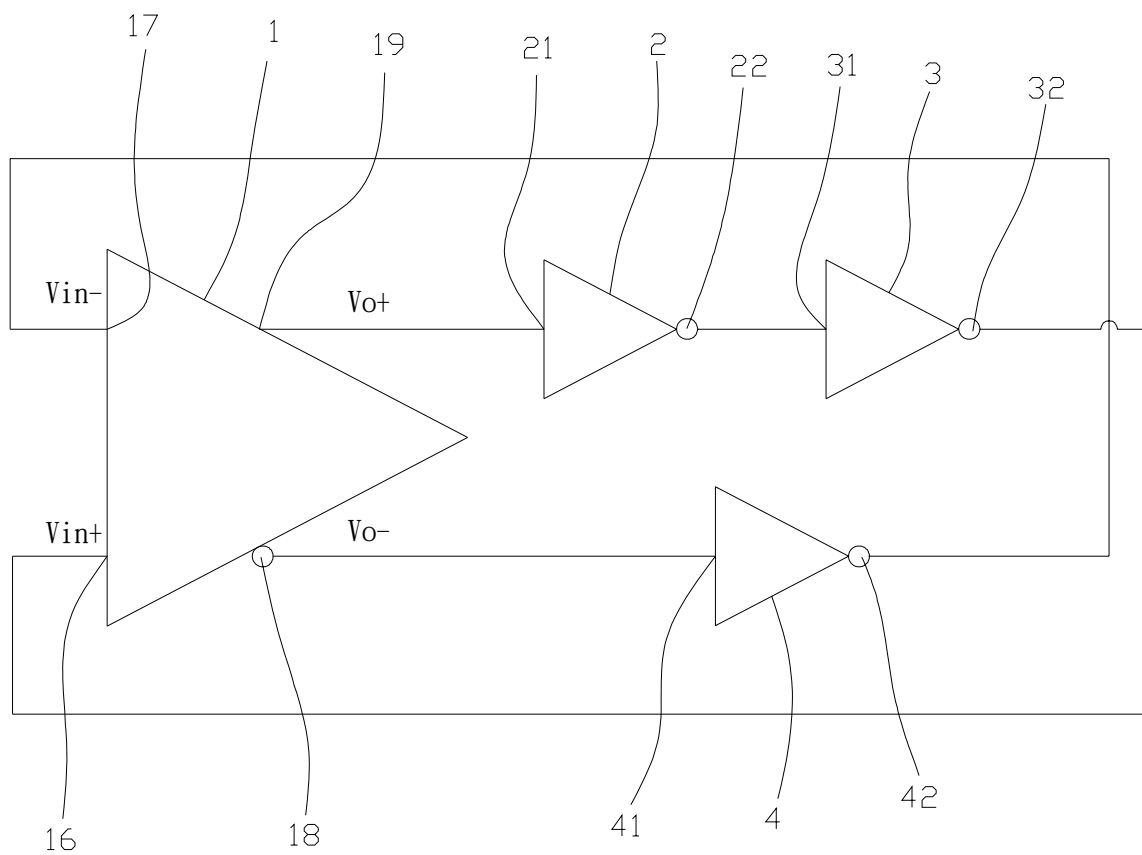
2. 如申請專利範圍第 1 項所述之具 MOS 差動放大器之壓控振盪器，其中該 MOS 差動放大器之第一 NMOS 元件工作於工作區，該第二 NMOS 元件工作於截止區。

3. 如申請專利範圍第 1 項所述之具 MOS 差動放大器之壓控振盪器，其中該 MOS 差動放大器之第一 NMOS 元件工作於截止區，該第二 NMOS 元件工作於工作區。

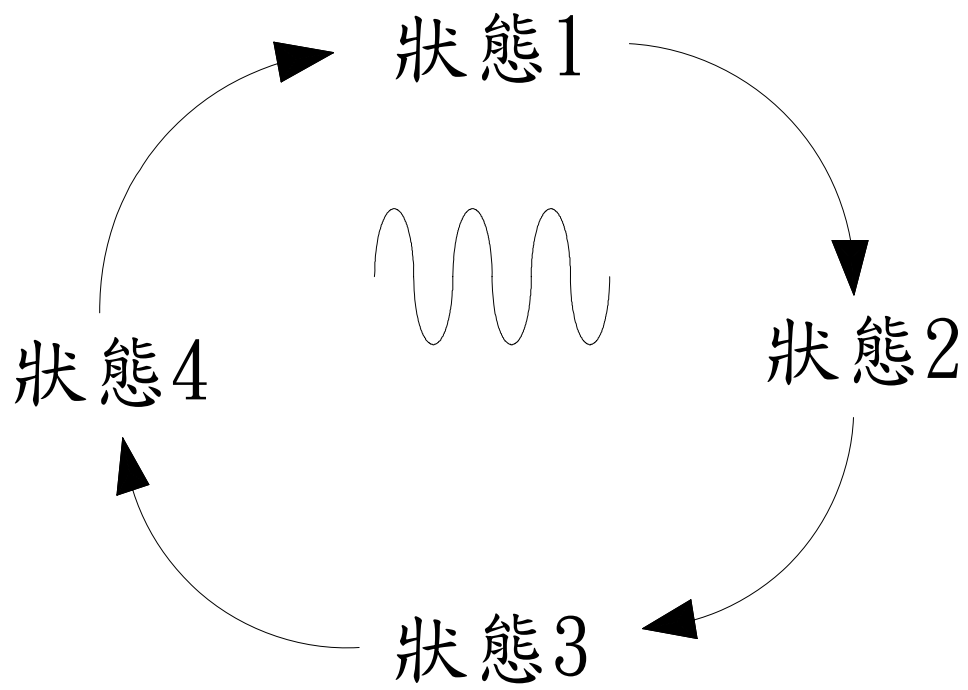
七、圖式：



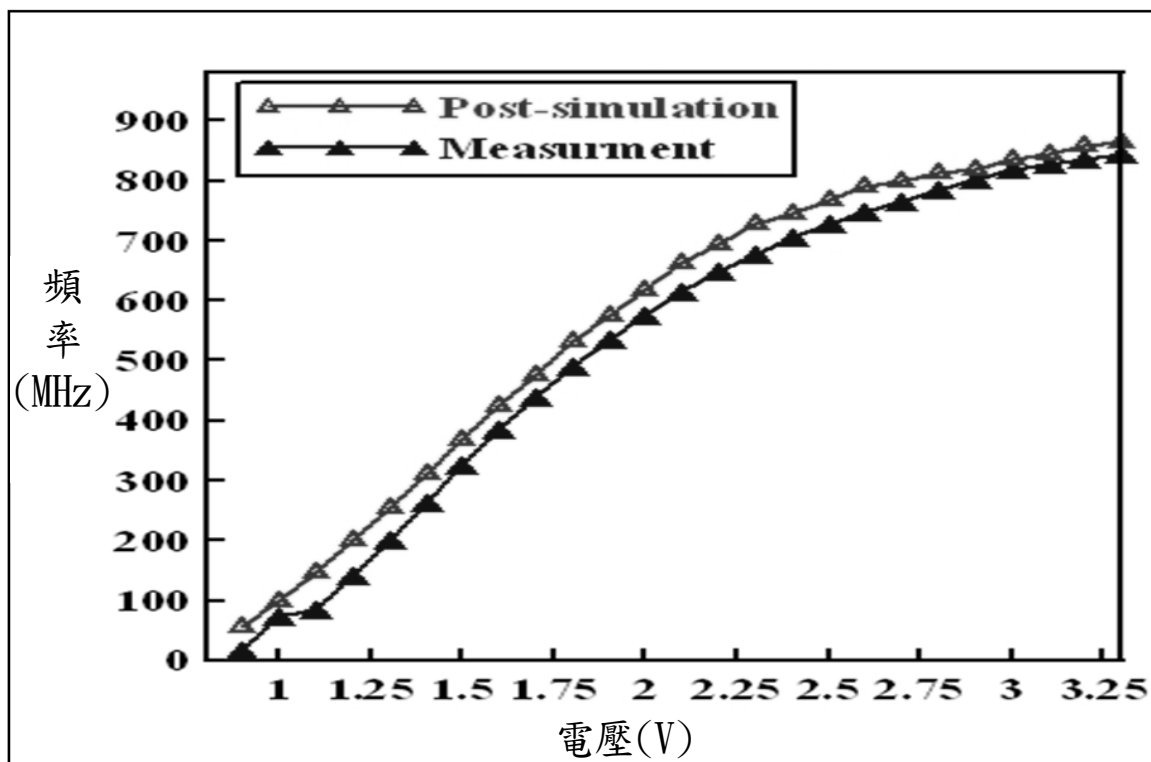
第一圖



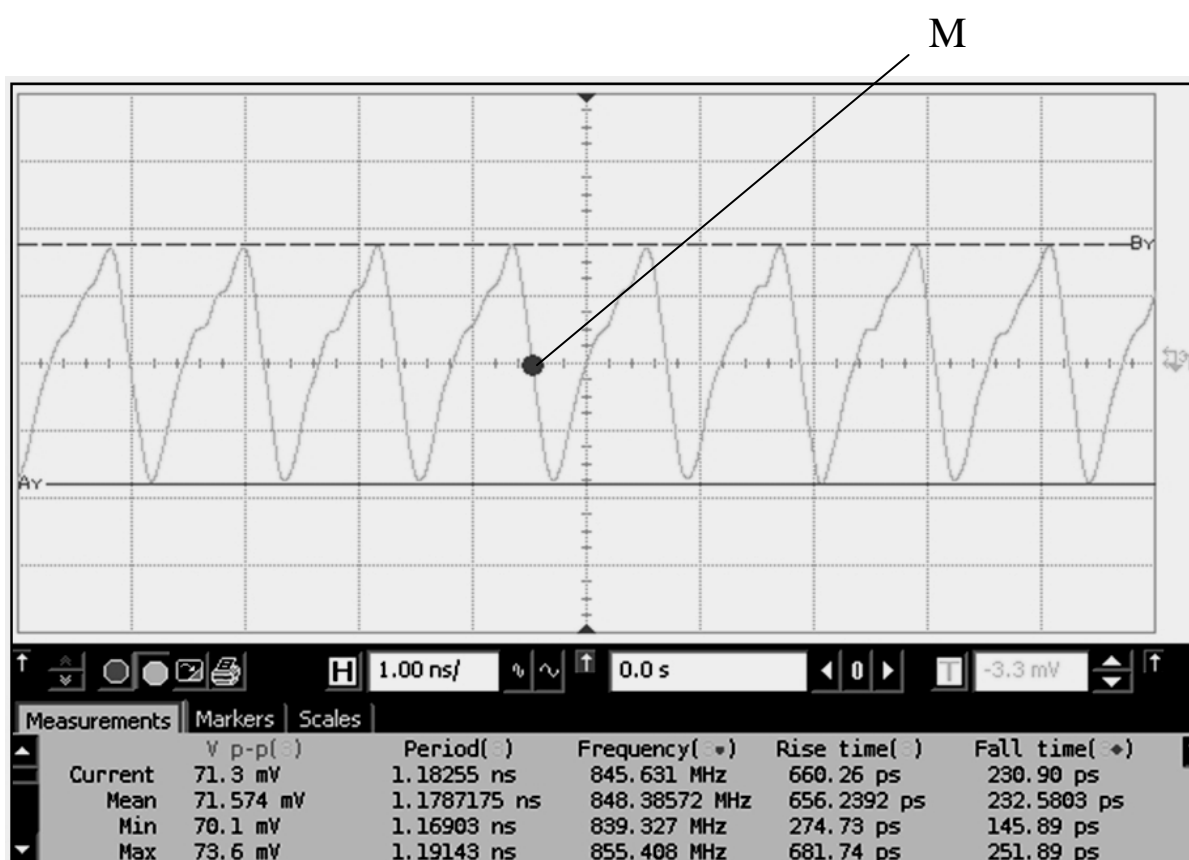
第二圖



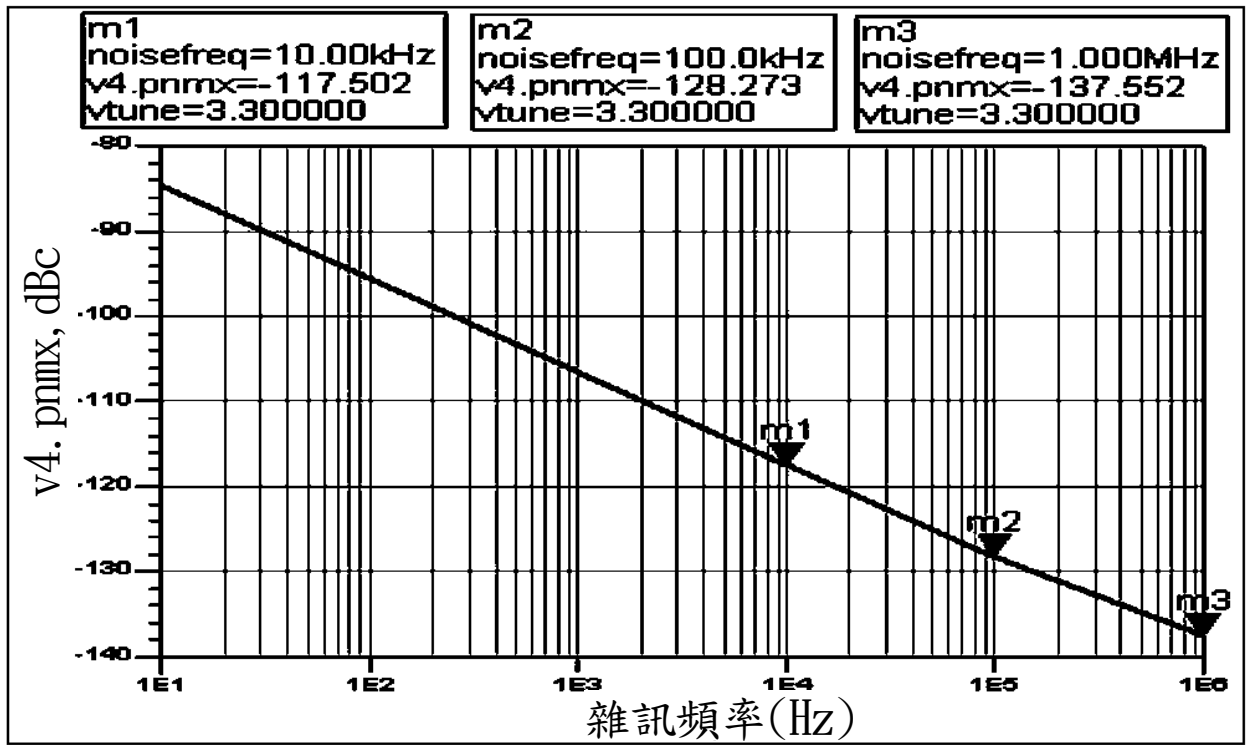
第三圖



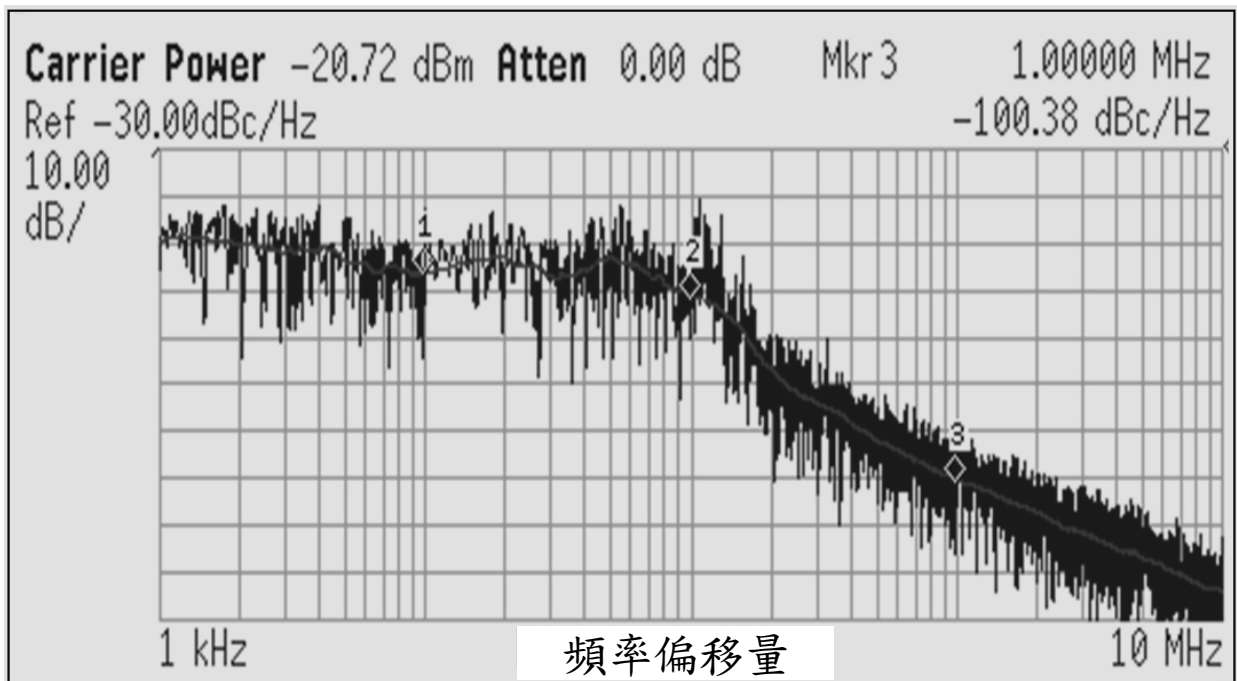
第四圖



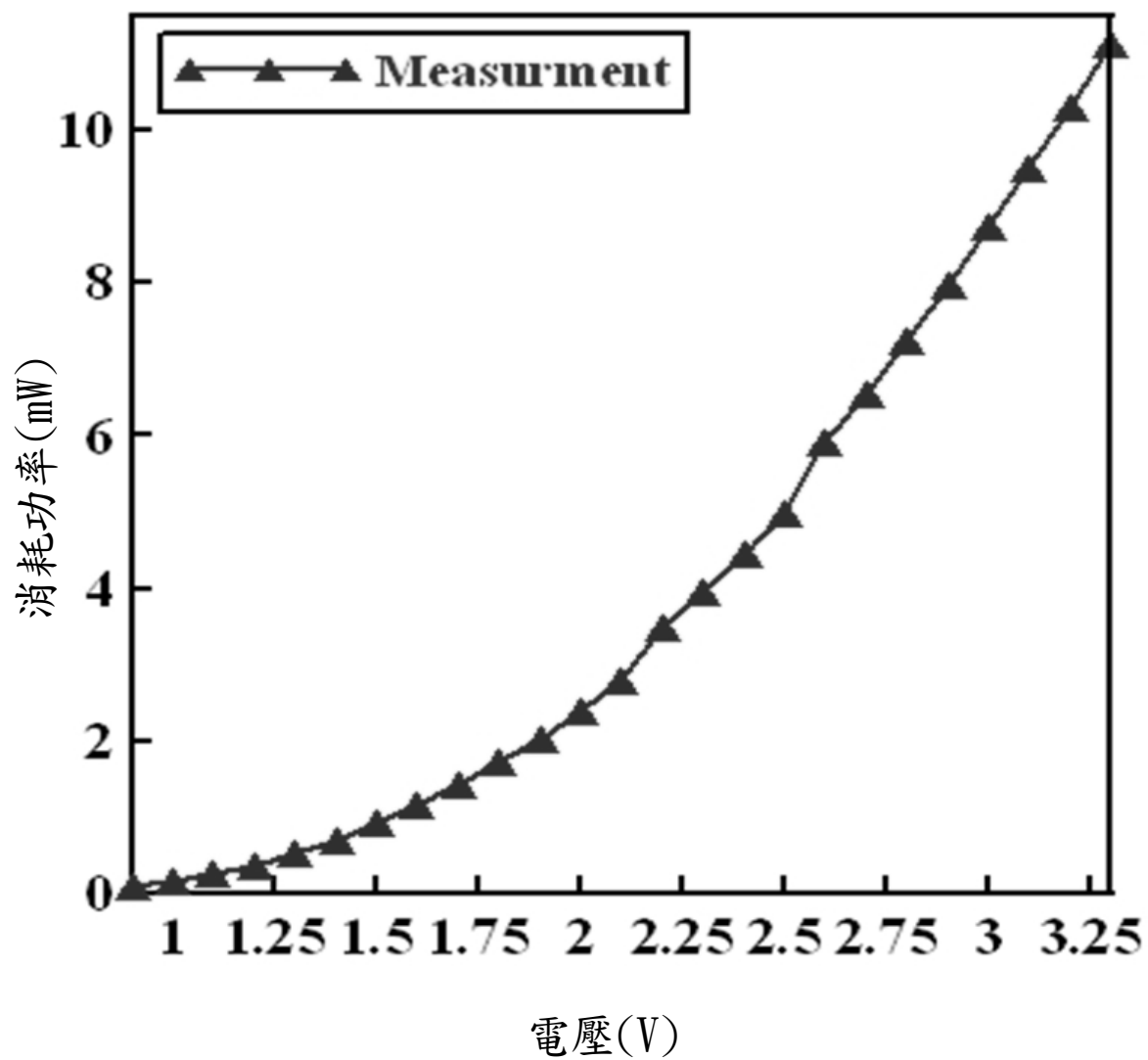
第五圖



第八圖



第九圖



第十圖